

# Form 2 - Representação das informações. Aplicação à arquitetura.

Conceitos relativos à aula 1 de arquitetura de computadores

\* Indica uma pergunta obrigatória

---

1. NOME \*

---

2. MATRÍCULA \*

---

3. TURMA \*

*Marcar apenas uma oval.*

☐ Quarta-feira

☐ Quinta-feira

4. A organização da memória proposta por von Neumann pressupõe informações (instruções e dados) armazenadas em posições de memória endereçáveis pelo processador. A informação binária em uma posição chama-se de:

*Marcar apenas uma oval.*

☐ A) palavra

☐ B) byte

☐ C) dado

☐ D) instrução

☐ E) registrador

5. O acumulador é um componente da máquina proposta por von Neumann cujo papel é armazenar o resultado de operações realizadas pela ULA. Que tipo de elemento de memória define o acumulador?

*Marcar apenas uma oval.*

- ☐ Memória cache
- ☐ Memória RAM
- ☐ Registrador
- ☐ SSD
- ☐ Memória Flash

6. No ciclo de execução das instruções o processador requisita uma instrução à memória através do barramento, enviando sinais específicos. Como se chamam os barramentos?

*Marcar apenas uma oval.*

- ☐ A) Barramento de controle e de dados
- ☐ B) Barramento de controle e de endereços
- ☐ C) Barramento de dados e de endereço
- ☐ D) Barramento de controle e de registrador
- ☐ E) Barramento de endereços e de registrador

7. Seja uma máquina cuja palavra tenha 16 bits. Caso a leitura de dados pelo processador seja realizada em somente um acesso à memória pode-se afirmar que:

*Marcar apenas uma oval.*

- ☐ A) O barramento de controle possui 2 bytes
- ☐ B) O barramento de endereços possui 2 bytes
- ☐ C) O barramento de dados possui 2 bytes
- ☐ D) Todos os barramentos possuem 2 bytes cada um
- ☐ E) Não há relação entre o tamanho da palavra e o tamanho do barramento

8. Um barramento de endereços possui tamanho de 16 bits. Qual é a implicação disso para a arquitetura?

*Marcar apenas uma oval.*

- ☐ A) O processador possui registradores de 16 bits
- ☐ B) A memória possui palavras de 16 bits
- ☐ C) A memória possui 16 endereços
- ☐ D) O processador poderá endereçar 16 posições de endereço
- ☐ E) O processador poderá endereçar todas as combinações binárias de 16 bits - cada uma define um endereço

9. O processador envia para a memória uma requisição de leitura a um dado armazenado no endereço 0x3AF. A posição de memória a ser acessada é

*Marcar apenas uma oval.*

- ☐ 1111 1010 0011
- ☐ 1010 1111 1111
- ☐ 1111 1110 1111
- ☐ 0011 1010 1111
- ☐ 0010 1100 1111

10. Uma memória possui uma palavra de 16 bits. Cada posição é endereçável por um barramento de 10 bits. A capacidade de armazenamento da memória é:

*Marcar apenas uma oval.*

- ☐ 1 kB
- ☐ 1 MB
- ☐ 2 kB
- ☐ 2 MB
- ☐ 1 GB

---

Este conteúdo não foi criado nem aprovado pelo Google.

Google Formulários

